

UDC 007.52 "73": 681.327.67]. 001.42 : 513.712

## シフトレジスタを持つ順序回路の 故障検査系列の構成法

准員 藤原 秀雄† 正員 樹下 行三†

### A Method for Constructing Fault Detecting Sequences of Sequential Circuits with Shift Registers

Hideo FUJIWARA†, Associate and  
Kozo KINOSHITA†, Member

あらまし 本論文では、記憶素子としてシフトレジスタを持つ順序回路を対象とし、その入出力対応から故障検査を行なう立場をとり、故障検査系列の構成法について考察した。この場合には、対象とする順序回路の故障検査系列を構成する問題は、組合せ回路の部分の検査入力の集合を求め、その検査入力に順序を決める問題に帰着される。この問題は、検査入力の集合に対応するグラフの枝系列の集合を求めることにより解くことができ、グラフのミナムフローからそのグラフの枝系列の集合を求めることができる。

**Summary** In this paper we are concerned with the construction of fault detecting sequences for sequential circuits with shift registers. The problem of constructing a fault detecting sequence for a given sequential circuit can be solved in three steps; (i) to find a set  $\mathfrak{E}$  of test inputs for the combinational circuit of the sequential circuit; (ii) to construct a graph corresponding to the set  $\mathfrak{E}$ ; (iii) to seek a set  $U_m$  of  $m$  edge-sequences of the graph, and to construct a detecting sequence by using the set  $U_m$ .

## 1. ま え が き

回路の IC 化に伴い、順序回路の故障検査はその入出力対応のみで行なわれなければならないようになってきている。この立場ですでに多くの研究がなされており、順序回路の識別問題を応用した故障診断の方法<sup>(1)~(3)</sup>、与えられた順序回路を一意的に表現する入出力系列を求める方法<sup>(4)~(6)</sup>などがあるが、いずれも状態数が多い場合、検査系列を求める手順や求められる検査系列の長さが非常に長くなるという欠点がある。しかし、順序回路中でも、その能力および回路構成に制限をつければ故障検査が比較的簡単になる場合がある<sup>(6)~(7)</sup>。

ここでは、内部検査をすることなしに入出力系列の対応により故障検査を行なう立場をとり、演算回路などによく現われる特殊な回路構成の一つである図1お

よび図5のようなシフトレジスタを持つ順序回路の故障検査系列の構成法について考察する。この場合には、対象とする順序回路の検査系列を求める問題は、組合せ回路の部分の検査入力の集合を求め、その検査入力に順序を決める問題に帰着される。

以下で対象とする故障は、図1および図5の組合せ回路およびシフトレジスタ内における各素子の入出力線が定数0または1に縮退した形であらわされる定常的な縮退形故障であるとする。

## 2. 同じ段数のシフトレジスタを持つ順序回路

### 2.1 検査系列の満たすべき条件

ここでは図1のような二元  $m$  段シフトレジスタを  $r$  個持つ順序回路を対象とし、その故障検査系列の構成について考察する。

図1における  $X^{(0)}$  と  $X^{(1)}$  は、組合せ回路の入力の値を要素とする列ベクトルを表わし、そのうち  $X^{(0)}$  は外部入力の列ベクトルを表わす。同様に、 $Z^{(0)}$  と  $Z^{(1)}$  は、組合せ回路の出力の値を要素とする列ベクトル

† 大阪大学工学部電子工学教室、吹田市  
Faculty of Engineering, Osaka University, Osaka-shi, Japan  
564

論文番号：昭 46-1124 [C-415]

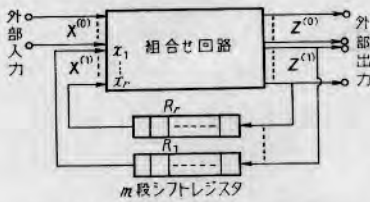


図1 シフトレジスタを持つ順序回路  
Fig. 1—Sequential circuit with shift registers.

ルを表わす。  $Z^{(1)}$  はシフトレジスタの入力の列ベクトルにもなっている。ここで図1の組合せ回路のすべての単一故障を検出するための一つの入力集合（以下、単一故障検出入力集合とよぶ）を  $\mathfrak{E}$  とし、 $\mathfrak{E}$  の元の数を  $n$  とする。  $\mathfrak{E}$  の各元  $T_i$  を組合せ回路に加えたときの出力を  $Z_i$  とするとき、  $T_i$  と  $Z_i$  を列ベクトル  $X_i^{(0)}$ ,  $X_i^{(1)}$ ,  $Z_i^{(0)}$  および  $Z_i^{(1)}$  を用いてつぎのように表現する。

$$T_i = \begin{bmatrix} X_i^{(0)} \\ X_i^{(1)} \end{bmatrix}, Z_i = \begin{bmatrix} Z_i^{(0)} \\ Z_i^{(1)} \end{bmatrix} \quad (T_i \in \mathfrak{E}) \quad (1)$$

組合せ回路のすべての単一故障を検出するには、  $\mathfrak{E}$  に属するすべての入力を組合せ回路に加えることができなければならないが、組合せ回路の入力全部が外部入力ではないので、  $\mathfrak{E}$  の元を外部入力端子に任意な順序で加えることができない。この順序の決定を、  $m$ ,  $n$  に関してつぎの二つの場合に分けて考察する。

(a)  $n \leq m$  のときは、  $n$  個の入力の  $X^{(0)}$  の部分を、初期状態として適当な順序でシフトレジスタに設定できればよいので、  $\mathfrak{E}$  に属する入力の順序は任意に決めることができる。

(b)  $n > m$  のときは、  $\mathfrak{E}$  に属する  $n$  個の入力のすべてをシフトレジスタに設定できないので、入力の順序は制限される。この場合、入力系列の第  $i$  番目の入力  $T_i$  の出力  $Z_i^{(1)}$  は、  $m$  ビット後には、入力  $X^{(1)}$  に現われるので、  $Z_i^{(1)}$  は第  $i+m$  番目の入力  $T_{i+m}$  の  $X^{(1)}$  に等しくなければならない。このことは、入力系列の最後の  $m$  個の入力を除くすべての入力に対して満足されなければならない。すなわち、入力系列  $T_1 T_2 \dots T_l$  はつぎの条件1を満たさなければならない。

[条件1]  $l > m$  ならば、

$$Z_i^{(1)} = X^{(1)}_{i+m} \quad (i=1, 2, \dots, l-m) \quad (2)$$

を満足する。ただし  $l$  は入力系列の長さである。

したがって、  $n > m$  のときは、  $\mathfrak{E}$  の元をすべて含み条件1を満たす入力系列  $T_1 T_2 \dots T_l$  が、この組合せ回路のすべての単一故障を検出するための故障検査系列となる。

つぎにシフトレジスタの故障検査を考慮した故障検査系列の構成について考察する。

図1において、シフトレジスタ  $R_i$  を構成する  $m$  個の遅延子のいくつかが故障して0か1に縮退しているとき、シフトレジスタの記憶内容をただか  $m$  ビットシフトすることにより、故障している遅延子の記憶内容は、入力線  $x_i$  に伝搬される。したがって、シフトレジスタ  $R_i$  の故障は、  $m$  個の入力を外部入力端子に加えたのちには、入力線  $x_i$  の縮退形故障として検出される。このように、シフトレジスタの記憶内容をただか  $m$  ビットシフトしたのちには、  $\mathfrak{E}$  の元でシフトレジスタ内の故障を検出することができる。

先に述べた組合せ回路の故障検査系列 ( $\mathfrak{E}$  の元をすべて含み条件1を満たす入力系列) を  $T_1 T_2 \dots T_l$  とするとき、シフトレジスタの記憶内容が  $(X_1^{(1)} X_2^{(1)} \dots X_m^{(1)})^*$  の状態をこの順序回路の“故障検査の初期状態”とよぶことにする。

故障検査の初期状態の設定の仕方では、つぎの二つの場合について故障検査系列の構成法が考えられる。

(1) 長さ  $L (L \geq m)$  の入力系列  $I_1 I_2 \dots I_L$  を加えることにより、順序回路を故障検査の初期状態に設定することができる場合。

この故障検査の初期状態に設定されたのちには、シフトレジスタ内の故障は入力線の故障として検出される状態にある。したがって、上で述べたように  $I_1 I_2 \dots I_L$  を加えたのちには、組合せ回路の故障検査系列  $T_1 T_2 \dots T_l$  でシフトレジスタ内の故障を検出することができる。結局この順序回路の検査系列は、  $I_1 I_2 \dots I_L$  と  $T_1 T_2 \dots T_l$  とをつないで、  $I_1 I_2 \dots I_L T_1 T_2 \dots T_l$  となる。

(2) シフトレジスタの記憶内容を  $L (L \geq m)$  ビットシフトさせないで故障検査の初期状態に設定できる場合。

この場合には、図1の組合せ回路の単一故障検出入力集合  $\mathfrak{E}$  のすべての元と、必要ならば  $\mathfrak{E}$  に属さない入力とを用いて、つぎの二つの条件を満たす入力系列  $T_1 T_2 \dots T_l$  を求めると、これがこの順序回路の検査系列となる。

(i) 入力系列  $T_1 T_2 \dots T_l$  は条件1を満たす。

(ii) 入力系列  $T_1 T_2 \dots T_l$  の部分系列  $T_{m+1} T_{m+2} \dots T_l$  で入力線  $(x_1, x_2, \dots, x_r)$  の縮退形故障を検出することができる。

以上のことより、図1のシフトレジスタを持つ順序

\* 式(1)で定義したように、列ベクトル  $X_i^{(1)}$  は入力  $T_i$  の要素である。

回路の故障検査系列を構成するには、まず組合せ回路の単一故障検出入力集合  $\mathfrak{E}$  を求め、その  $\mathfrak{E}$  に属する入力と必要ならば  $\mathfrak{E}$  に属さない入力を加えることにより、 $\mathfrak{E}$  に属するすべての入力を含み条件1を満たす入力系列を求める。さらに故障検査の初期状態の設定の仕方により、上で述べた (1) または (2) の場合のようにすれば、故障検査系列は構成される。

以上、入力集合  $\mathfrak{E}$  として単一故障検出入力集合を考えたが、組合せ回路の故障診断のための入力集合を  $\mathfrak{E}$  とすれば、これまで述べたのと同様の議論を適用することができて、順序回路の診断のための検査入力系列を求めることができる。

2.2 入力集合に対応するグラフ

前節で述べた故障検査系列を求めるには、入力集合  $\mathfrak{E}$  の元をすべて含み条件1を満たす入力系列の構成法を求める必要がある。ここでは、組合せ回路のある入力集合  $\mathfrak{E}$  に対して、 $\mathfrak{E}$  に属するすべての入力 ( $\mathfrak{E}$  の元の数を  $n$  とする) を含みかつ条件1を満たす入力系列  $T_1 T_2 \dots T_l$  を求める問題を、 $\mathfrak{E}$  に対応するグラフの枝系列の集合を求める問題に帰着させることができることを示す。

入力集合  $\mathfrak{E}$  の各元  $T_i$  に対応する列ベクトル  $X_i^{(1)}$ ,  $Z_i^{(1)}$  をそれぞれ節点に対応させ、その節点の集合を  $V$  とする。さらに各  $T_i$  に関して、列ベクトル  $X_i^{(1)}$  に対応する節点から列ベクトル  $Z_i^{(1)}$  に対応する節点へ有向枝を引き、 $T_i$  をその有向枝に対応させる。この枝の集合を  $E$  とする。このように定義した節点、枝の集合よりなるグラフを  $G = \{V, E\}$  と表わす。

[定義1] グラフ  $G = \{V, E\}$  における枝系列\*  $\mu_i$  を構成する枝の集合を  $M_i$  とする。 $G$  のある  $p$  個の枝系列  $\mu_1, \mu_2, \dots, \mu_p$  が存在して、 $\bigcup_{i=1}^p M_i \supseteq E$  を満足するとき、枝系列  $\mu_1, \mu_2, \dots, \mu_p$  の集合を  $U_p$  と表わす。

[定義2]  $l_q(\mu_i)$  を枝系列  $\mu_i$  の長さ\*\*とすると、 $L(U_p)$  をつぎのように定義する。

$$L(U_p) = \text{Max}_{\mu_i \in U_p} l_q(\mu_i)$$

[補題1] 図1の組合せ回路のある  $n$  個の入力の集合を  $\mathfrak{E}$  とするとき、 $\mathfrak{E}$  の元だけからなる系列で、 $\mathfrak{E}$  の元をすべて含みかつ条件1を満たす入力系列  $T_1 T_2 \dots T_l (l \geq n)$  が存在するための必要十分条件は、 $\mathfrak{E}$  に

\* 枝系列は、文献 (9) の p. 7 で定義されている path のうち長さが有限の path と同じ意味に使う。長さの定義はつぎの脚注に示す。

\*\* 枝系列の長さは、文献 (9) の p. 7 で定義されている length of a path と同じである。

対応するグラフ  $G$  において枝系列の集合  $U_m$  が存在し、 $U_m$  に属するどの二つの枝系列の長さの差の絶対値もただか1であることである。

(証明)  $\mathfrak{E}$  の元をすべて含み、 $\mathfrak{E}$  の元だけから成りかつ条件1を満たす入力系列  $T_1 T_2 \dots T_l$  が存在すれば、次式のように並べることができる。

$$\left. \begin{aligned} \mu_1 &= T_1 T_{m+1} \dots T_{l-m-k+1} T_{l-k+1} \\ &\vdots \\ \mu_k &= T_k T_{m+k} \dots T_{l-m} T_l \\ &\vdots \\ \mu_m &= T_m T_{2m} \dots T_{l-k} \end{aligned} \right\} \quad (3)$$

$(l \geq n, 1 \leq k \leq m)$

入力系列  $T_1 T_2 \dots T_l$  は条件1を満たすから、 $i=1, \dots, l-m$  に対して  $Z_i^{(1)}$  と  $X^{(1)}_{i+m}$  に対応する二つの節点は一致する。さらに  $T_1 T_2 \dots T_l$  を構成する入力は  $\mathfrak{E}$  の元であるゆえ、各  $T_j (j=1, \dots, l)$  に対応する枝は  $E$  に属する。これらのこととグラフ  $G$  の定義より、式 (3) の第  $i$  番目の系列  $T_i T_{i+m} \dots T_{i+qm}$  はグラフ  $G$  における枝系列に対応していることがわかる。したがって、式 (3) の  $\mu_1, \mu_2, \dots, \mu_m$  はおのこのグラフ  $G$  の枝系列に対応する。

入力系列  $T_1 T_2 \dots T_l$  の中に  $\mathfrak{E}$  の元はすべて含まれているから、

$$\bigcup_{i=1}^m M_i \supseteq E$$

となる。したがって  $\{\mu_1, \mu_2, \dots, \mu_m\} = U_m$  である。さらに  $\mu_1, \mu_2, \dots, \mu_m$  の長さは式 (3) よりその差の絶対値がただか1である。

逆に、 $\mathfrak{E}$  に対応する  $G$  において、 $U_m = \{\mu_1, \dots, \mu_m\}$  が存在し、各枝系列の長さの差の絶対値がただか1であるとする。 $U_m$  の元に対応する入力系列をその長さの長い順に並べれば、式 (3) のように書ける。これから容易に条件1を満たす入力系列を求めることができる。そしてグラフ  $G$  と  $U_m$  の定義から明らかなように、この入力系列を構成する入力は  $\mathfrak{E}$  に属し、逆に  $\mathfrak{E}$  の元はすべてこの入力系列に含まれている。

(証終)

一般にグラフの枝系列の長さを増すために、その枝系列の右に付加すべき枝に対応する入力は、常に存在する。したがって、 $\mathfrak{E}$  に属さない入力をを用いてもよいなら、どんな  $U_m$  も長さの差の絶対値がただか1となる枝系列の集合  $U_m$  に変換することができる。ゆえに、補題1とこのことからつぎの定理1が得られる。

[定理1] 図1の組合せ回路のある入力集合  $\mathfrak{E}$  において、 $\mathfrak{E}$  に対応するグラフ  $G = \{V, E\}$  の枝系列の



集合  $U_m$  を求めることができれば、 $\Sigma$  の元をすべて含みかつ条件 1 を満たす入力系列  $T_1 T_2 \dots T_l$  を求めることができる。

### 2.3 枝系列の構成法

ここでは、与えられたグラフ  $G$  に  $U_m$  が存在するための必要十分条件と、その枝系列の集合  $U_m$  を求める方法について考察する。

与えられたグラフのすべての  $U_p$  の中で、 $p$  が最小となる枝系列の集合を  $U_{p_0}$  とする。 $p_0 \leq m$  であれば、 $U_{p_0}$  の元を適当に分割して新しく元を増すことにより  $U_m$  は容易にもとめられる。逆に  $U_m$  が存在すれば、明らかに、 $p_0 \leq m$  である。ゆえに  $U_m$  が存在するための必要十分条件は、 $p_0 \leq m$  である。したがって、グラフ  $G$  における  $p_0$  と  $U_{p_0}$  が求められれば、 $U_m$  の存在判定が可能になり、存在する場合は  $U_{p_0}$  より  $U_m$  が容易に求められる。

グラフ  $G$  の部分グラフに強連結な部分グラフがあれば、その部分グラフを節点に変えると、有向閉路をもたないグラフ（以下 A-グラフとよぶ） $G_A = \{V_A, E_A\}$  になる。明らかにこの変換により  $p_0$  の値は変わらない。したがって、変換された A-グラフ  $G_A$  の  $p_0$  より  $U_m$  の存在判定ができる。グラフ  $G$  の強連結な部分グラフのすべての枝を通る枝系列を、A-グラフ  $G_A$  の  $U_{p_0}$  の元に付加することにより  $G_A$  の  $U_{p_0}$  から  $G$  の  $U_{p_0}$  は容易に求められる。

以上のことよりつぎの補題 2 が成立する。

[補題 2] グラフ  $G$  より変換された A-グラフ  $G_A$  におけるすべての  $U_p$  の中で、 $p$  が最小となる枝系列の集合を  $U_{p_0}$  とする。このときグラフ  $G$  において  $U_m$  が存在するための必要十分条件は、 $p_0 \leq m$  である。 $p_0 \leq m$  ならば、A-グラフ  $G_A$  の  $U_{p_0}$  よりグラフ  $G$  の  $U_m$  を構成することができる。

以下では、変換された A-グラフ  $G_A$  における  $p_0$  と  $U_{p_0}$  を求める方法について考察する。

$n$  個の節点を含む A-グラフ  $G_A$  に二つの節点  $x_0$  と  $x_{n+1}$  を加え、枝が入射しないすべての節点へ  $x_0$  から枝  $r$  を引き、節点から出る枝がないすべての節点から  $x_{n+1}$  へ枝  $r$  を引く。枝  $r$  の長さは 0 とする。

[定義 3] 節点  $x_0$  を出発して節点  $x_{n+1}$  に終る枝系列を“完全な”枝系列とよぶ。

[定義 4]  $G_A$  に属する枝  $u$  のフロー  $\phi(u)$  とは、枝  $u$  を通る“完全な”枝系列の数である。

[定義 5] 節点  $x_i$  に入射するすべての枝の集合を  $B_i$ 、 $x_i$  から出るすべての枝の集合を  $C_i$  とするとき、

$\Phi_0 = \{\phi_0(u) | u \in E_A\}$  は、つぎの三つの条件を満たすフローの集合  $\Phi$  である。

$$(i) \quad \forall u \in E_A, \phi(u) \geq 1$$

$$(ii) \quad \sum_{u \in B_i} \phi(u) = \sum_{u \in C_i} \phi(u)$$

$$(iii) \quad \sum_{u \in B_{n+1}} \phi(u) \text{ が最小である。}$$

(i) は A-グラフ  $G_A$  の任意の枝が  $p$  個の枝系列のどれかに含まれるための条件で、(ii) は枝系列がすべて“完全な”枝系列であるための条件である。(iii) は (i), (ii) を満たす枝系列の数を最小にするための条件である。したがって  $\Phi_0$  に対応する“完全な”枝系列の集合は  $U_{p_0}$  となり、 $p$  の最小値  $p_0$  は、 $p_0 = \sum_{u \in B_{n+1}} \phi_0(u)$  である。ゆえに、つぎの補題 3 が成立する。

[補題 3] A-グラフ  $G_A = \{V_A, E_A\}$  における  $\Phi_0 = \{\phi_0(u) | u \in E_A\}$  に対応する“完全な”枝系列の集合は  $U_{p_0}$  である。そのときの  $p_0$  の値は、 $p_0 = \sum_{u \in B_{n+1}} \phi_0(u)$  である。

フローの集合  $\Phi_0$  を求める問題は、よく知られているミニマムフローの問題である。この解法の比較的簡単なアルゴリズムの一つとして、Ford と Fulkerson の方法<sup>(9)</sup>が知られている。

補題 3 からつぎのことがいえる。ミニマムフロー  $\Phi_0$  が求まると  $U_{p_0}$  を求めることができる。実際、フローは各枝を通る枝系列の数であることを考慮すれば、A-グラフ  $G_A$  のミニマムフロー  $\Phi_0$  が求まると、 $p_0$  個の枝系列の集合  $U_{p_0}$  の構成法は容易に示される。 $G_A$  の  $U_{p_0}$  が求められると、補題 2 よりグラフ  $G$  の  $U_m$  の存在判定および構成が可能になる。

以上、検査系列を構成するのに必要な  $U_m$  の存在判定およびその構成について考察したが、最小長の検査系列については考慮していないので、つぎにそのことについて考察する。

与えられた検査入力集合  $\Sigma$  に対して最小長の故障検査系列を構成するには、 $\Sigma$  の元をすべて含み条件 1 を満足する最小長の入力系列を構成しなければならない。このためには、 $L(U_m)$  を最小にする枝系列の集合  $U_m^0$  を求める必要がある。この場合には、グラフ  $G = \{V, E\}$  の接続行列  $M$  において  $M$  の積の回数  $l$  を逐次増しながら、その積  $M^l$  に現われる枝系列で、枝集合  $E$  のミニマムカバーをとる操作を、その枝系列の数が  $m$  に等しくなるまで続けるという方法で求めることができるが、手順が多くなり実用的でない。

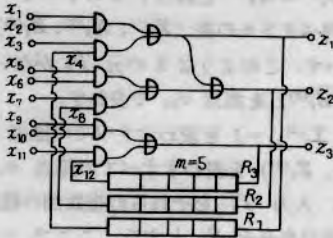


図2 回路例  
Fig. 2—An illustrative example.

表1 単一故障検出入力集合

	$x_1$	$x_2$	$x_3$	$x_4$	$x_5$	$x_6$	$x_7$	$x_8$	$x_9$	$x_{10}$	$x_{11}$	$z_1$	$z_2$	$z_3$
$T_1$	1	1	0	0	0	0	1	1	1	0	1	1	1	1
$T_2$	0	1	0	1	0	0	0	1	0	1	0	0	0	0
$T_3$	1	0	0	1	0	0	0	1	0	0	1	1	0	0
$T_4$	0	0	1	1	0	0	0	1	0	0	0	1	1	0
$T_5$	0	0	1	0	0	0	0	0	1	0	0	0	0	0
$T_6$	0	0	0	0	1	1	0	1	0	0	1	0	0	1
$T_7$	0	0	0	1	0	1	0	1	1	1	0	0	0	0
$T_8$	0	0	0	1	1	0	0	1	0	0	0	1	0	0
$T_9$	0	0	0	1	0	0	1	1	0	0	0	1	0	1
$T_{10}$	0	0	0	0	0	0	1	0	0	0	0	1	0	0
$I_1$	1	1	0	0	0	0	0	1	1	0	0	1	1	1
$I_2$	1	1	0	0	0	0	0	0	0	0	0	1	1	0
$I_3$	0	0	0	0	1	1	0	0	1	1	0	0	1	1

さらに、一つの検査入力集合  $\mathfrak{X}$  に関してではなく、すべての検査入力集合に関して最小長となる検査系列は、各入力集合  $\mathfrak{X}$  に対する最小長検査系列の中で最小長なものであるが、それを求める実用的な方法はない。

2.4 例題

図2の順序回路の故障検査系列を求めてみる。組合せ回路の単一故障検出入力集合を表1に示す。 $\mathfrak{X} = \{T_1, T_2, \dots, T_{10}\}$  で、図2の組合せ回路におけるAND, ORの各素子の入出力線の縮退形故障を検出できる。 $\mathfrak{X}$  に対応するグラフ  $G$  は図3のようになり、

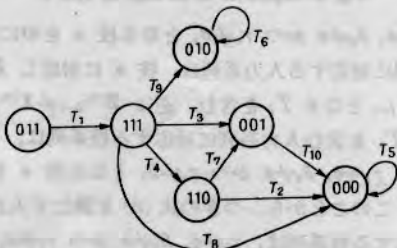


図3 グラフ G  
Fig. 3—Graph G.

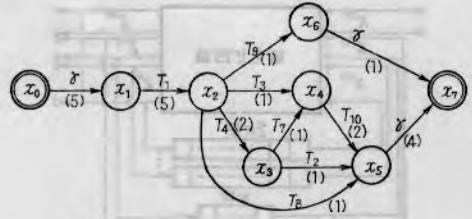


図4 A-グラフ  $G_A$  とミニマムフロー  
Fig. 4—A-graph  $G_A$  and its minimum flow.

A-グラフに変換し Ford と Fulkerson の方法でミニマムフローを求めたのが図4である。この場合、図4より  $p_0=5$  であるので  $p_0=m$  となり枝系列の集合  $U_s$  を求めることができ、 $\{T_1 T_9 T_6, T_1 T_4 T_2 T_5, T_1 T_8 T_5, T_1 T_4 T_7 T_{10} T_5, T_1 T_3 T_{10} T_5\}$  となる。 $U_s$  の条件(すべての枝を含む)を満たしながら適当に重複した枝を取り除けば、つぎの五つの枝系列が求まる。 $\mu_1 = T_9 T_6, \mu_2 = T_1 T_2, \mu_3 = T_1 T_5, \mu_4 = T_7 T_{10}, \mu_5 = T_1 T_3$ 。

条件1を満たす入力系列は、 $T_9 T_4 T_8 T_7 T_1 T_6 T_2 T_5 T_{10} T_3$  となる。長さの差の絶対値がただだか1である五つの枝系列で異なる10個の枝をすべて含むには、各枝系列の長さは、2より小さい値をとりえない。この例で求めた  $U_s = \{\mu_1, \mu_2, \dots, \mu_5\}$  の  $L(U_s)$  は2であることから、この  $U_s$  は最小長の枝系列に対応する枝系列の集合  $U_s^0$  になっている。

故障検査の初期状態にあるシフトレジスタの記憶内容  $(11110)$  は、 $(X_0^{(1)} X_1^{(1)} X_2^{(1)} X_3^{(1)} X_4^{(1)})$  すなわち  $(11111)$  となる。最初シフトレジスタの記憶内容がすべて0に設定されるとする。表1の入力  $I_1, I_2, I_3$  を用いて入力系列  $I_1 I_1 I_1 I_2 I_3$  を外部入力に加えると、故障検査の初期状態に設定される。したがって、故障検査系列は、 $I_1 I_1 I_1 I_2 I_3$  と  $T_9 T_4 T_8 T_7 T_1 T_6 T_2 T_5 T_{10} T_3$  とをつないで、 $I_1 I_1 I_1 I_2 I_3 T_9 T_4 T_8 T_7 T_1 T_6 T_2 T_5 T_{10} T_3$  となり、系列長が15の故障検査系列である。

3. m 段と 2m 段のシフトレジスタを持つ順序回路

一般に異なる段数のシフトレジスタを持つ順序回路の場合は、2と同様にグラフの枝系列の集合を求める問題に帰着することができるが、検査入力集合に対応するグラフを求める操作は複雑で、その枝系列の集合を求める有効な方法はない。その中の特別な場合として、 $m$  段と  $2m$  段の二種類のシフトレジスタを持つ順序回路に関しては、その組合せ回路を構成する素

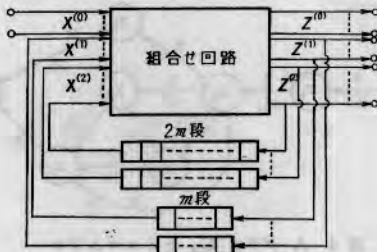


図5  $m$ 段と $2m$ 段のシフトレジスタを持つ順序回路  
Fig. 5—Sequential circuit with  $m$ -level and  $2m$ -level shift registers.

子の数が比較的少ないならば、対応するグラフを比較的簡単に求める方法がある。しかもこの形の順序回路は掛算などの演算回路によく現われるという点で、この故障検査系列を求めることは興味あることと思われる。

図5の順序回路において、組合せ回路の単一故障検出入力集合を $\Sigma$ (元の数 $n$ )とし、2.1で定義したのと同様に図5の列ベクトル $X^{(j)}, Z^{(j)}$ ( $j=0, 1, 2$ )を用いて、各入力 $T_i$ と出力 $Z_i$ をつぎのように表現する。

$$T_i = \begin{bmatrix} X_i^{(0)} \\ X_i^{(1)} \\ X_i^{(2)} \end{bmatrix}, Z_i = \begin{bmatrix} Z_i^{(0)} \\ Z_i^{(1)} \\ Z_i^{(2)} \end{bmatrix} \quad (i=1, 2, \dots, n) \quad (4)$$

2.1での議論と同様に、検査系列の構成は、故障検査の初期状態の設定の仕方により若干異なるが、いずれにしても、 $\Sigma$ の元をすべて含むつぎの条件2を満たす入力系列 $T_1 T_2 \dots T_l$ を求める必要がある。

[条件2]  $l > m$ ならば、式(5)を満たし、 $l > 2m$ ならば、式(5),(6)を満たす。ただし $l$ は入力系列の長さである。

$$Z_i^{(1)} = X^{(1)}_{i+m} \quad (i=1, 2, \dots, l-m) \quad (5)$$

$$Z_i^{(2)} = X^{(2)}_{i+2m} \quad (i=1, 2, \dots, l-2m) \quad (6)$$

条件2は、2.1での条件1に相当する。

以下、 $\Sigma$ の元をすべて含む条件2を満たす入力系列を求める方法について考察する。

<1> まず入力集合 $\Sigma$ に対応するグラフ $G_S$ を定義する。入力集合 $\Sigma$ の各元 $T_i$ に関してつぎの(i), (ii)のように列ベクトルの組を節点で表わし、その節点の集合を $V_S$ とする。

(i)  $X_i^{(1)} = Z_j^{(1)}$ を満たす $\Sigma$ のすべての元 $T_j$ について、列ベクトルの組 $(X_i^{(1)}, X_i^{(2)}, Z_j^{(2)})$ を節点 $v_{ij}$ で表わす。このような $\Sigma$ の元 $T_j$ がないならば、 $(X_i^{(1)}, X_i^{(2)}, \phi)$ を節点 $v_{i\phi}$ で表わす。ここで $\phi$ は対応するベクトルがないことを意味する。

(ii)  $Z_i^{(1)} = X_k^{(1)}$ を満たす $\Sigma$ のすべての元 $T_k$ について、列ベクトルの組 $(Z_i^{(1)}, X_k^{(2)}, Z_i^{(2)})$ を節点 $v_{ik}$ で表わす。このような $\Sigma$ の元 $T_k$ がないならば、 $(Z_i^{(1)}, \phi, Z_i^{(2)})$ を節点 $v_{i\phi}$ で表わす。

$(X_i^{(1)}, X_i^{(2)}, -)$ を表わすすべての節点 $v_{i-}$ から $(Z_i^{(1)}, -, Z_i^{(2)})$ を表わすすべての節点 $v_{-i}$ へ有向枝を引き、入力 $T_i$ をそれらの複数個の枝に対応させ、その枝の集合を $E_S$ とする。ここで $-$ は $\phi$ か $X^{(2)}$ または $Z^{(2)}$ の任意の列ベクトルを表わす。このように定義した節点、枝の集合より成るグラフを $G_S = \{V_S, E_S\}$ と表わす。

ここで、 $X^{(1)}$ と $Z^{(1)}$ の列ベクトルだけに注目すれば、このグラフ $G_S$ と2.2で定義したグラフ $G$ とは、節点が重複しているかいないかの点を除けば本質的に変わるところがない。したがって、グラフ $G$ と同様の議論が適用できて、 $G_S$ のどの枝系列に対応する入力系列もつぎの式(7)を満たし、 $\Sigma$ の元から成り式(7)を満たすどんな入力系列に対しても、それに対応する枝系列が $G_S$ に存在することがわかる。

$$Z_i^{(1)} = X^{(1)}_{i+1} \quad (i=1, 2, \dots, l-1) \quad (7)$$

<2> グラフ $G_S$ においてつぎの規則1により枝を分離する。すべての枝に対して規則1を適用したのちのグラフを $G_{S'}$ とする。

[規則1] 枝 $u$ が、列ベクトルの組 $(\alpha_1, \beta_1, r_1)$ に対応する節点 $v_1$ から $(\alpha_2, \beta_2, r_2)$ に対応する節点 $v_2$ に入射するとき、 $r_1 \neq \phi, \beta_2 \neq \phi$ かつ $r_1 \neq \beta_2$ ならば、図6のように新しく節点 $v_1'$ と $v_2'$ を付加して、枝 $u$ を $u'$ と $u''$ に分離する。 $v_2'$ と $v_1'$ にはそれぞれ列ベクトルの組 $(\alpha_2, \phi, r_2), (\alpha_1, \beta_1, \phi)$ を対応させ、 $u'$ と $u''$ には $u$ と同じ入力に対応させる。

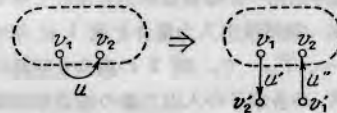


図6 規則1による枝の分離  
Fig. 6—Separation of an edge by rule 1.

$r_1 \neq \phi, \beta_2 \neq \phi$ かつ $r_1 \neq \beta_2$ となる枝 $u$ を中に含む\*枝系列に対応する入力系列は、枝 $u$ に対応し $Z^{(2)}_{i-1} \neq X^{(2)}_{i+1}$ となる $T_i$ を含む。逆に $Z^{(2)}_{i-1} = X^{(2)}_{i+1}$ となる $T_i$ を含む入力系列に対応する枝系列は、 $T_i$ に対応し $r_1 = \phi, \beta_2 = \phi$ かつ $r_1 \neq \beta_2$ となる枝 $u$ を中に含む。このことから、つぎの式(8)を満たす入力系列に対応する枝系列は、 $r_1 \neq \phi, \beta_2 \neq \phi$ かつ $r_1 \neq \beta_2$ とな

\* 枝系列 $u_1 u_2 \dots u_l$ が枝 $u$ を中に含むとは、枝系列の両端の枝 $u_1$ と $u_l$ を除く枝系列が枝 $u$ を含むことを意味する。



る枝  $u$  を中に含まない枝系列であり、その逆もなり立つことがわかる。

$$Z_i^{(2)} = X^{(2)}_{i+2} \quad (i=1, 2, \dots, l-2) \quad (8)$$

したがって、〈2〉で求められる  $G_S'$  におけるどの枝系列に対しても、その対応する入力系列は式 (7), (8) を満たし、 $\Sigma$  の元からなり式 (7), (8) を満たすどんな入力系列に対してもそれに対応する枝系列は  $G_S'$  に存在することがわかる。

式 (7), (8) を満たす  $m$  個の入力系列から式 (5), (6) を満たす入力系列を構成するには、2.2 で式 (3) より  $T_1 T_2 \dots T_l$  を求めたのと同様の方法を用いればよい。したがって、 $\Sigma$  の元をすべて含み条件 2 を満たす入力系列を求めるには、

〈3〉 グラフ  $G_S'$  において、 $m$  個の枝系列で  $\Sigma$  の各元に対応する枝を少なくとも一つずつ含むような  $m$  個の枝系列の集合を求めればよい。

以上のことよりつぎの定理 2 が成立する。

[定理 2] 図 5 の組合せ回路のある入力集合  $\Sigma$  に対応するグラフ  $G_S = \{V_S, E_S\}$  において、〈3〉での  $m$  個の枝系列の集合を求めることができれば、 $\Sigma$  の元をすべて含みかつ条件 2 を満たす入力系列  $T_1 T_2 \dots T_l$  を求めることができる。

〈3〉での  $m$  個の枝系列を求める問題と 2.3 での枝系列の集合  $U_m$  を求める問題と異なる点は、2.3 では一つの入力に一つの枝  $u$  を対応させたが、ここでは一つの入力に一つの枝集合  $U$  が対応する点だけである。したがって〈3〉では 2.3 でのミニマムフローの条件の (i), (ii), (iii) うち、(i) の  $\phi(u) \geq 1$  を

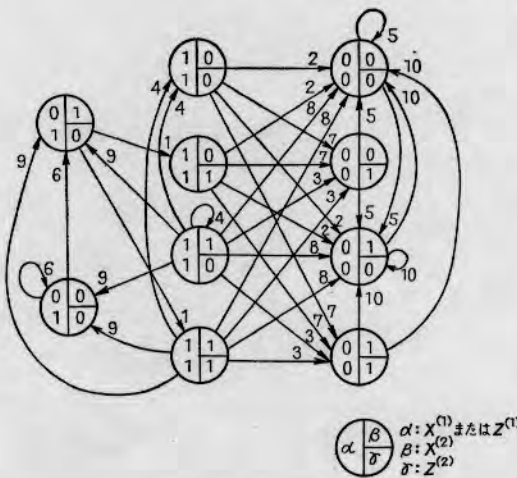


図 7 グラフ  $G_S$   
Fig. 7—Graph  $G_S$ .

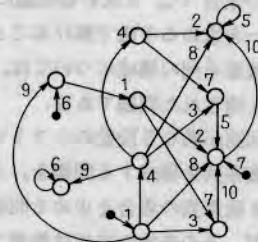


図 8 グラフ  $G_S'$   
Fig. 8—Graph  $G_S'$ .

$\sum_{u \in U} \phi(u) \geq 1$  に変えた条件 (i)', (ii), (iii) を満たすフローの集合を求める問題になるが、この解法としては、いまのところ有効な方法がなく、一般には、整数値計画法 (I.P.) の手法を用いなければならない。

[例題] 図 2 の回路におけるシフトレジスタ  $R_1, R_2, R_3$  のうち  $R_3$  を 10 段のシフトレジスタに変えた回路を考え、その回路例に関して条件 2 を満たす入力系列を求める。

この回路の組合せ回路の単一故障検出入力集合は表 1 の入力集合  $\{T_1, T_2, \dots, T_{10}\}$  に同じである。  $G_S$  を求めると図 7 となる。  $G_S'$  に変換すると図 8 が得られる。ここで〈3〉の  $m$  個 (5 個) の枝系列を求めるには、一般には I.P. によらねばならないが、この例のように論理回路の素子数が少ない場合は、  $G_S'$  は枝の数の少ないグラフとなり、I.P. によるまでもなく直接  $G_S'$  より〈3〉の枝系列の集合を求めることができ、  $T_1 T_2 T_3, T_1 T_3 T_5, T_1 T_5 T_6, T_5 T_{10} T_8, T_4 T_7 T_5$  となる。これより条件 2 を満たす入力系列はすぐに求められて、  $T_9 T_1 T_4 T_8 T_4 T_1 T_3 T_9 T_{10} T_7 T_2 T_5 T_6 T_5 T_5$  となる。〈3〉の 5 個の枝系列として、  $T_1 T_2, T_4 T_3, T_9 T_6, T_5 T_{10}, T_7 T_5$  を選べば、これより構成される入力系列  $T_1 T_4 T_7 T_5 T_6 T_2 T_3 T_6 T_{10} T_5$  は、表 1 の入力より成り  $T_1, T_2, \dots, T_{10}$  をすべて含み条件 2 を満たす入力系列の中で最小長のものとなっている。

#### 4. むすび

本論文では、記憶素子としてシフトレジスタを持つ順序回路の故障検査系列の構成法について考察した。演算回路などによく現われるシフトレジスタを持つ順序回路の場合、組合せ回路の検査入力集合を用いて故障検査系列を構成する立場をとれば、状態数の大きな回路に対しても、比較的簡単に故障検査系列を構成することができる。同じ段数のシフトレジスタを持つ順序回路の場合、この立場で故障検査系列を構成する問題は、組合せ回路の検査入力集合に対応するグラフに

おいて枝系列の集合  $U_m$  を求める問題に帰着され、ミニマムフローを求める手法で解けることがわかった。最小長の検査系列の構成については、有効な方法がなく、今後に残された問題である。

一般に順序回路が異なる段数のシフトレジスタを持つ場合も、検査系列を構成する問題を、グラフを変換することにより枝系列の集合を求める問題に帰着することができるが、その変換の操作は複雑で、変換されたグラフにおける枝系列の集合を求める有効な方法はみつかっていない。その中で掛算などの演算回路によく現われる  $m$  段と  $2m$  段のシフトレジスタを持つ順序回路に関しては、比較的簡単な方法があるので、それを簡単に述べた。

謝辞 終わりに日ごろ、ご指導をいただいている本学尾崎弘教授ならびにご討論下さった尾崎研究室の方々に深く感謝する。

文 献

(1) A. Gill: "Introduction to the theory of finite-state machines", McGraw-Hill (1962).  
 (2) 樹下三行: "順序回路網の故障診断法に関する一考察", 信学誌, 48, 9, p. 1211 (昭 38-09).  
 (3) J.F. Poage and E.J. McCluskey: "Derivation of

optimum test sequence for sequential machines", Proc. of the 5th Ann. Sympo. on Switching Circuit Theory and Logical Design, Princeton N.J. (Oct. 1964).

(4) F.C. Hennie: "Fault detecting experiments for sequential circuit", Proc. of the 5th Ann. Sympo. on Switching Circuit Theory and Logical Design, Princeton N.J. (Oct. 1964).  
 (5) 村上, 樹下, 尾崎: "順序回路の故障検査系列の計算機による探索", 信学誌, 50, 10, p. 1925 (昭 42-10).  
 (6) 上林, 矢島: "有限記憶順序回路の故障検査とその応用", 信学会オートマトン, インフォメーション理論研資, AIT 68-15 (昭 43-06).  
 (7) 河田, 樹下, 尾崎: "シフトレジスタ形順序回路の故障検査について", 信学論 (C), 52-C, 7, p. 378 (昭 44-07).  
 (8) J. P. Roth: "Diagnosis of automata failures: a calculus and a method", IBM Journal, p. 278 (July 1966).  
 (9) C. Berge: "The Theory of graphs and its applications", John Wiley & Sons Inc. (1962).  
 (10) 藤原, 樹下: "レジスタを持つ順序回路の故障検査について", 信学会電子計算機研資, EC 69-39 (1970-01).

(昭和 45 年 6 月 19 日 受付)

